

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-242596

(43)Date of publication of application : 07.09.1999

(51)Int.Cl.

G06F 9/445

H04N 1/00

(21)Application number : 10-059035

(71)Applicant : RICOH CO LTD

(22)Date of filing : 24.02.1998

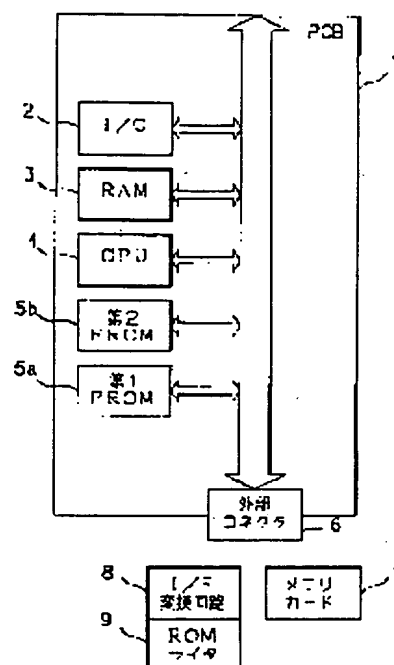
(72)Inventor : SATO MASAKI

## (54) ELECTRONIC DEVICE AND PROGRAM WRITING SYSTEM AND METHOD

## (57)Abstract:

PROBLEM TO BE SOLVED: To provide an electronic device which can download a program in a short time into a flash ROM provided on a PCB(printed circuit board) from an external storage.

SOLUTION: This electronic device includes the flash ROM 5a and 5b which store the programs and their version information, an external connector 6 which secures the connection to an external device and a CPU 4 which controls the writing of programs into the ROM 5a and 5b. When the electronic device is connected to a memory card which stores a program and its version information via the connector 6, the CPU 4 writes the program stored in the memory card into only the flash ROM that stores the version information which is not coincident with the version information on the program stored in the memory card. Thus, a program can be downloaded in a short time in response to the version information which is stored in an external storage such as a memory card.



## LEGAL STATUS

[Date of request for examination]

19.05.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-242596

(43) 公開日 平成11年(1999) 9月7日

(51) Int.Cl. <sup>9</sup>	識別記号	F I	
G 0 6 F	9/445	G 0 6 F	9/06 4 2 0 H
H 0 4 N	1/00	H 0 4 N	1/00 C

審査請求 未請求 請求項の数11 F D (全 9 頁)

(21) 出願番号 特願平10-59035

(22) 出願日 平成10年(1998) 2月24日

(71) 出願人 000006747

株式会社リコー

東京都大田区中馬込 1丁目3番6号

(72) 発明者 佐藤 正毅

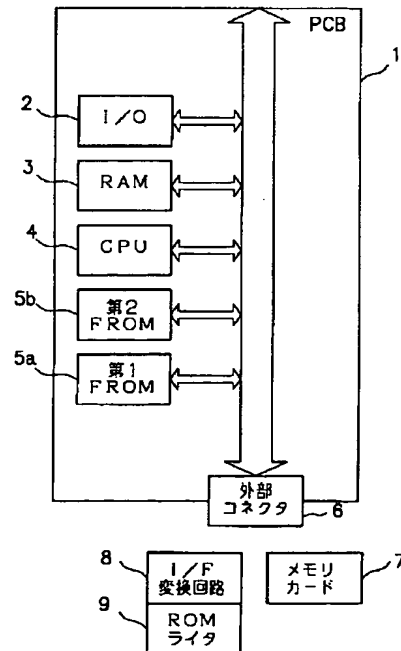
東京都大田区中馬込 1丁目3番6号 株式会社リコー内

(54) 【発明の名称】 電子装置、プログラム書き込みシステム及び方法

(57) 【要約】

【課題】 外部記憶装置からPCB上に設けられたフラッシュROMに短時間でプログラムをダウンロードすることができる電子装置を提供する。

【解決手段】 プログラム及びプログラムのバージョン情報を記憶したフラッシュROM 5a、5bと、外部装置との接続を取るための外部コネクタ6と、フラッシュROMへのプログラムの書き込みを制御するCPU 4とを有し、外部コネクタによりプログラム及びプログラムのバージョン情報とを記憶したメモリカードと接続されると、CPUがメモリカードに記憶されたプログラムのバージョン情報と一致しないバージョン情報を持つ記憶したフラッシュROMにだけ、メモリカードに記憶されたプログラムを書き込むことにより、メモリカード等の外部記憶装置に記憶されているバージョン情報に応じて短時間でプログラムをダウンロードすることができる。



## 【特許請求の範囲】

【請求項 1】 プログラム及び該プログラムのバージョンを示す情報を記憶し、記憶したプログラムを書き換えることが可能な少なくとも 2 以上の記憶手段と、外部装置との接続を取るための接続手段と、前記記憶手段へのプログラムの書き込みを制御する制御手段とを有し、前記接続手段によりプログラム及び該プログラムのバージョンを示す情報を記憶した外部記憶装置と接続され

と、前記制御手段は、前記外部記憶装置に記憶されたプログラムのバージョンを示す情報と一致しないバージョンを示す情報を記憶した記憶手段に前記外部記憶装置に記憶されたプログラムを書き込むことを特徴とする電子装置。

【請求項 2】 記憶したプログラムを書き換えることが可能な記憶手段と、外部装置との接続を取るための接続手段と、前記記憶手段へのプログラムの書き込みを制御する制御手段とを有し、前記接続手段により、ブート領域、ダウンロード実行プログラム領域及び解凍プログラム領域には非圧縮状態のプログラム、その他の領域には圧縮されたプログラムを記憶した外部記憶装置と接続されると、前記制御手段は、前記外部記憶装置に記憶されたブートプログラムにより起動し、さらに前記外部記憶装置に記憶されたダウンロード実行プログラム及び解凍プログラムを実行させて、圧縮されたプログラムを解凍しながら前記記憶手段に書き込んで行くことを特徴とする電子装置。

【請求項 3】 記憶したプログラムを書き換えることが可能な少なくとも 2 以上の記憶手段と、外部装置との接続を取るための接続手段と、前記記憶手段へのプログラムの書き込みを制御する制御手段とを有し、前記接続手段により、ブートプログラムを含む記憶手段に書き込むプログラムと、その空き領域に他の記憶手段に書き込むプログラムを圧縮した状態でロードされた外部書き込み装置と接続されると、前記外部書き込み装置により、記憶手段に前記外部書き込み装置にロードされたプログラムが書き込まれ、さらに前記制御手段が前記記憶手段に書き込まれたブートプログラムにより起動すると、前記制御手段により前記記憶手段に圧縮された状態で記憶された前記他の記憶手段に書き込むプログラムを解凍し、前記他の記憶手段に書き込むことを特徴とする電子装置。

【請求項 4】 記憶したプログラムを書き換えることが可能な少なくとも 2 以上の記憶手段と、前記記憶手段へのプログラムの書き込みを制御する制御手段とを有し、

前記少なくとも 2 以上の記憶手段は、それぞれの記憶手段に割り当てられたプログラムのほかに、他の記憶手段が記憶しているプログラムを圧縮した状態で記憶し、前記制御手段は、記憶手段に記憶したプログラムが破壊されると、該破壊されたプログラムと同一のプログラムを圧縮した状態で記憶した記憶手段から該圧縮した状態で記憶されたプログラムを解凍して取り出し、前記プログラムを破壊された記憶手段に前記解凍したプログラムを書き込むことを特徴とする電子装置。

10 【請求項 5】 プログラム及び該プログラムのバージョンを示す情報を記憶し、記憶したプログラムを書き換えることが可能な少なくとも 2 以上の記憶手段と、前記記憶手段へのプログラムの書き込みを制御する制御手段とを有する電子装置と、前記記憶手段に書き込むプログラム及び該プログラムのバージョンを示す情報とを記憶した記憶装置とからなり、前記制御手段は、前記記憶装置に記憶されたプログラムのバージョンを示す情報とバージョンを示す情報が一致しなかった記憶手段に前記記憶装置に記憶したプログラムを書き込むことを特徴とするプログラム書き込みシステム。

20 【請求項 6】 記憶したプログラムを書き換えることが可能な記憶手段と、前記記憶手段へのプログラムの書き込みを制御する制御手段とを有する電子装置と、ブート領域、ダウンロード実行プログラム領域及び解凍プログラム領域には非圧縮状態のプログラム、その他の領域には圧縮されたプログラムを記憶した記憶装置とからなり、前記制御手段は、前記記憶装置に記憶したブートプログラムにより起動し、さらに前記記憶装置に記憶したダウンロード実行プログラム及び解凍プログラムとを実行し、圧縮されたプログラムを解凍しながら前記記憶手段に書き込んで行くことを特徴とするプログラム書き込みシステム。

30 【請求項 7】 記憶したプログラムを書き換えることが可能な少なくとも 2 以上の記憶手段と、前記記憶手段へのプログラムの書き込みを制御する制御手段とを有する電子装置と、ブートプログラムを含む記憶手段に書き込むプログラムと、その空き領域に他の記憶手段に書き込むプログラムを圧縮した状態でロードされた書き込み装置とからなり、前記書き込み装置により、記憶手段に前記書き込み装置にロードされたプログラムが書き込まれ、さらに前記制御手段が前記記憶手段に書き込んだブートプログラムにより起動すると、前記制御手段により前記記憶手段に圧縮された状態で書き込まれた前記他の記憶手段に書き込むプログラムを解凍し、前記他の記憶手段に書き込むこ

とを特徴とするプログラム書き込みシステム。

【請求項 8】 プログラム及び該プログラムのバージョンを示す情報を記憶した外部記憶装置と接続する接続工程と、

前記接続工程により接続された前記外部記憶装置に記憶されたプログラムのバージョンを示す情報と記憶手段に記憶されたプログラムのバージョンを示す情報とを認識する認識工程と、

前記認識工程により認識した前記外部記憶装置に記憶されたプログラムのバージョンを示す情報と前記記憶手段に記憶されたプログラムのバージョンを示す情報とを比較する比較工程と、

前記比較工程により、前記外部記憶装置に記憶されたプログラムのバージョンを示す情報と異なるプログラムのバージョンを示す情報であると判定されたプログラムのバージョンを示す情報を記憶した記憶手段に前記外部記憶装置に記憶されたプログラムを書き込む書き込み工程とを有して構成されることを特徴とするプログラム書き込み方法。

【請求項 9】 ダウンロード実行プログラム領域及び解凍プログラム領域には非圧縮状態のプログラム、その他の領域には圧縮されたプログラムを記憶した外部記憶装置と接続する接続工程と、

前記接続工程により接続された前記外部記憶装置に記憶されたダウンロード実行プログラム及び解凍プログラムとを実行させて、圧縮されたプログラムを解凍しながら記憶手段に書き込むプログラム書き込み工程とを有することを特徴とするプログラム書き込み方法。

【請求項 10】 記憶手段に書き込むプログラムと、その空き領域に他の記憶手段に書き込むプログラムを圧縮した状態でロードされた外部書き込み装置と接続する接続工程と、

前記外部書き込み装置により、記憶手段に前記外部書き込み装置にロードされたプログラムが書き込まれると、前記記憶手段に圧縮された状態で記憶された前記他の記憶手段に書き込むプログラムを解凍するプログラム解凍工程と、

前記解凍工程のより解凍したプログラムを前記他の記憶手段に書き込む書き込み工程とを有することを特徴とするプログラム書き込み方法。

【請求項 11】 記憶手段に記憶したプログラムが破壊されると、該破壊されたプログラムと同一のプログラムを圧縮した状態で記憶した記憶手段から該圧縮した状態で記憶されたプログラムを解凍する解凍工程と、前記解凍工程により解凍されたプログラムを前記プログラムを破壊された記憶手段に書き込む書き込み工程とを有することを特徴とするプログラム書き込み方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、プリント回線基板

上に設けられた CPU の処理により外部のメモリからプログラムをダウンロードして回線基板上に実装されたフラッシュ ROM に書き換える電子装置に関する。

【0002】

【従来の技術】従来より、プリント回路基板〔以下、PCB (Printed Circuit Board) 〕という〕上に実装された ROM に新しくプログラムを書き込む場合、メモリカード等の外部に設けたメモリにプログラムを記憶し、このメモリカードをコネクタを介して PCB と接続する。そしてメモリカードのプログラムをブート領域にして PCB 上の CPU を駆動させ、CPU がメモリカードのプログラムを PCB 上の ROM にコピーしていく方法を取っていた。

【0003】本発明と技術分野が類似する従来例 1 としての特開平 8-083175 号公報の“プログラム制御装置”では、ROM 交換をしなくてもフラッシュ ROM を書き換えることによりプログラムを変更することが出来るプログラム制御装置が提案されている。また、技術分野が類似する従来例 2 としての特開平 8-204867 号公報の“ファクシミリ装置”では、プログラムのバージョンを比較してバージョンが一致する場合は通信を終了するファクシミリ装置が提案されている。

【0004】

【発明が解決しようとする課題】しかしながら、プログラムをダウンロードする際に全てのプログラムをダウンロードすると書き換える必要のないフラッシュ ROM まで書き換えることとなり、無駄な書き込み時間がかかることとなる。また、プログラムを一時記憶しておくための外部メモリには PCB 上のフラッシュ ROM と同容量以上の容量が要求される。また、ROM ライタにプログラムをロードして 2 個以上のフラッシュ ROM にプログラムを書き込むには別々に書き込む作業を行わなければならない。さらに CPU の誤動作等によりプログラムを破壊してしまうと装置は正常に動作出来なくなり、再度外部メモリからプログラムをダウンロードしなければならない。

【0005】本発明は上記の問題点に鑑みてなされたものであり、無駄な書き込み時間を省くことができ、さらに、小さな容量の外部メモリからでもプログラムをダウンロードすることができる電子装置、プログラム書き込みシステム及び方法を提供することを目的とする。

【0006】

【課題を解決するための手段】かかる目的を達成するために本発明の電子装置は、プログラム及び該プログラムのバージョンを示す情報を記憶し、記憶したプログラムを書き換えることが可能な少なくとも 2 以上の記憶手段と、外部装置との接続を取るための接続手段と、記憶手段へのプログラムの書き込みを制御する制御手段とを有し、接続手段によりプログラム及び該プログラムのバージョンを示す情報を記憶した外部記憶装置と接続される

10

20

30

40

50

と、制御手段は、外部記憶装置に記憶されたプログラムのバージョンを示す情報と一致しないバージョンを示す情報を記憶した記憶手段に外部記憶装置に記憶されたプログラムを書き込むことを特徴としている。

【0007】本発明の電子装置は、記憶したプログラムを書き換えることが可能な記憶手段と、外部装置との接続を取るための接続手段と、記憶手段へのプログラムの書き込みを制御する制御手段とを有し、接続手段により、ブート領域、ダウンロード実行プログラム領域及び解凍プログラム領域には非圧縮状態のプログラム、その他の領域には圧縮されたプログラムを記憶した外部記憶装置と接続されると、制御手段は、外部記憶装置に記憶されたブートプログラムにより起動し、さらに外部記憶装置に記憶されたダウンロード実行プログラム及び解凍プログラムを実行させて、圧縮されたプログラムを解凍しながら記憶手段に書き込んで行くことを特徴としている。

【0008】本発明の電子装置は、記憶したプログラムを書き換えることが可能な少なくとも2以上の記憶手段と、外部装置との接続を取るための接続手段と、記憶手段へのプログラムの書き込みを制御する制御手段とを有し、接続手段により、ブートプログラムを含む記憶手段に書き込むプログラムと、その空き領域に他の記憶手段に書き込むプログラムを圧縮した状態でロードされた外部書き込み装置と接続されると、外部書き込み装置により、記憶手段に外部書き込み装置にロードされたプログラムが書き込まれ、さらに制御手段が記憶手段に書き込まれたブートプログラムにより起動すると、制御手段により記憶手段に圧縮された状態で記憶された他の記憶手段に書き込むプログラムを解凍し、他の記憶手段に書き込むことを特徴としている。

【0009】本発明の電子装置は、記憶したプログラムを書き換えることが可能な少なくとも2以上の記憶手段と、記憶手段へのプログラムの書き込みを制御する制御手段とを有し、少なくとも2以上の記憶手段は、それぞれの記憶手段に割り当てられたプログラムのほかに、他の記憶手段が記憶しているプログラムを圧縮した状態で記憶し、制御手段は、記憶手段に記憶したプログラムが破壊されると、該破壊されたプログラムと同一のプログラムを圧縮した状態で記憶した記憶手段から該圧縮した状態で記憶されたプログラムを解凍して取り出し、プログラムを破壊された記憶手段に解凍したプログラムを書き込むことを特徴としている。

【0010】本発明のプログラム書き込みシステムは、プログラム及び該プログラムのバージョンを示す情報を記憶し、記憶したプログラムを書き換えることが可能な少なくとも2以上の記憶手段と、記憶手段へのプログラムの書き込みを制御する制御手段とを有する電子装置と、記憶手段に書き込むプログラム及び該プログラムのバージョンを示す情報とを記憶した記憶装置とからな

り、制御手段は、記憶装置に記憶されたプログラムのバージョンを示す情報とバージョンを示す情報が一致しなかった記憶手段に記憶装置に記憶したプログラムを書き込むことを特徴としている。

【0011】本発明のプログラム書き込みシステムは、記憶したプログラムを書き換えることが可能な記憶手段と、記憶手段へのプログラムの書き込みを制御する制御手段とを有する電子装置と、ブート領域、ダウンロード実行プログラム領域及び解凍プログラム領域には非圧縮状態のプログラム、その他の領域には圧縮されたプログラムを記憶した記憶装置とからなり、制御手段は、記憶装置に記憶したブートプログラムにより起動し、さらに記憶装置に記憶したダウンロード実行プログラム及び解凍プログラムとを実行し、圧縮されたプログラムを解凍しながら記憶手段に書き込んで行くことを特徴としている。

【0012】本発明のプログラム書き込みシステムは、記憶したプログラムを書き換えることが可能な少なくとも2以上の記憶手段と、記憶手段へのプログラムの書き込みを制御する制御手段とを有する電子装置と、ブートプログラムを含む記憶手段に書き込むプログラムと、その空き領域に他の記憶手段に書き込むプログラムを圧縮した状態でロードされた書き込み装置とからなり、書き込み装置により、記憶手段に書き込み装置にロードされたプログラムが書き込まれ、さらに制御手段が記憶手段に書き込んだブートプログラムにより起動すると、制御手段により記憶手段に圧縮された状態で書き込まれた他の記憶手段に書き込むプログラムを解凍し、他の記憶手段に書き込むことを特徴としている。

【0013】本発明のプログラム書き込み方法は、プログラム及び該プログラムのバージョンを示す情報を記憶した外部記憶装置と接続する接続工程と、接続工程により接続された外部記憶装置に記憶されたプログラムのバージョンを示す情報と記憶手段に記憶されたプログラムのバージョンを示す情報とを認識する認識工程と、認識工程により認識した外部記憶装置に記憶されたプログラムのバージョンを示す情報と記憶手段に記憶されたプログラムのバージョンを示す情報とを比較する比較工程と、比較工程により、外部記憶装置に記憶されたプログラムのバージョンを示す情報と異なるプログラムのバージョンを示す情報であると判定されたプログラムのバージョンを示す情報を記憶した記憶手段に外部記憶装置に記憶されたプログラムを書き込む書き込み工程とを有して構成されることを特徴としている。

【0014】本発明のプログラム書き込み方法は、ダウンロード実行プログラム領域及び解凍プログラム領域には非圧縮状態のプログラム、その他の領域には圧縮されたプログラムを記憶した外部記憶装置と接続する接続工程と、接続工程により接続された外部記憶装置に記憶されたダウンロード実行プログラム及び解凍プログラムと

を実行させて、圧縮されたプログラムを解凍しながら記憶手段に書き込むプログラム書き込み工程とを有することを特徴としている。

【0015】本発明のプログラム書き込み方法は、記憶手段に書き込むプログラムと、その空き領域に他の記憶手段に書き込むプログラムを圧縮した状態でロードされた外部書き込み装置と接続する接続工程と、外部書き込み装置により、記憶手段に外部書き込み装置にロードされたプログラムが書き込まれると、記憶手段に圧縮された状態で記憶された他の記憶手段に書き込むプログラムを解凍するプログラム解凍工程と、解凍工程のより解凍したプログラムを他の記憶手段に書き込む書き込み工程とを有することを特徴としている。

【0016】本発明のプログラム書き込み方法は、記憶手段に記憶したプログラムが破壊されると、該破壊されたプログラムと同一のプログラムを圧縮した状態で記憶した記憶手段から該圧縮した状態で記憶されたプログラムを解凍する解凍工程と、解凍工程により解凍されたプログラムをプログラムを破壊された記憶手段に書き込む書き込み工程とを有することを特徴としている。

【0017】

【発明の実施の形態】次に添付図面を参照して本発明の電子装置、プログラム書き込みシステム及び方法の実施の形態を詳細に説明する。図1～図11を参照すると本発明の電子装置、プログラム書き込みシステム及び方法の実施形態が示されている。なお、図1は本発明の電子装置、プログラム書き込みシステム及び方法の実施形態を表すブロック構成図、図2は実施形態をファクシミリ装置に適用したファクシミリ装置の構成を表すブロック図、図3は図2に示されたファクシミリ装置のプログラム書き込み部の構成を表すブロック図、図4は第1の処理におけるメモリマップを表す図、図5は第2の処理におけるメモリマップを表す図、図6は第3の処理におけるメモリマップを表す図、図7は第4の処理におけるメモリマップを表す図、図8は第1の処理の手順を表すフローチャート、図9は第2の処理の手順を表すフローチャート、図10は第3の処理の手順を表すフローチャート、図11は第4の処理の手順を表すフローチャートである。

【0018】まず、図1を用いてメモ리카ードに記憶したプログラムのPCB上に設けたフラッシュROMへのダウンロード方法について説明する。図1に示されるように本実施形態では、PCB1上に信号の入出力回路であるI/O部2と、プログラムを実行させるCPU4と、CPUのワークエリアとしてのRAM3と、プログラムが記録された2つのフラッシュROM5a及び5bとが設けられている。また外部装置とのコンタクトを取るために外部コネクタ6が設けられている。またフラッシュROMのプログラムの書き換えを行うための外部装置としてI/F変換回路8、ROMライタ9、メモ리카

ード7が設けられている。I/F変換回路8は、PCB上の外部コネクタとROMライタとを接続して、ROMライタからフラッシュROMへのプログラムの転送を可能とする回路である。ROMライタ9は、外部からPCB上に設けられたフラッシュROMにプログラムを書き込むことができる外部書き込み装置である。ROMライタからフラッシュROMにプログラムをダウンロードするためには、まずI/F変換回路を介してPCBの外部コネクタと接続し、ROMライタにフラッシュROMに書き込むプログラムをロードしてフラッシュROMに書き込む。メモ리카ード7は、PCB上に設けられたフラッシュROMにプログラムを書き込むときに、書き込むプログラムをあらかじめ記憶させておくメモリである。メモ리카ードからフラッシュROMにプログラムをダウンロードするためには、プログラムを記憶したメモ리카ードを外部コネクタを介してPCBと接続する。そしてメモ리카ードのプログラムをブート領域にしてPCB上のCPUを駆動させ、CPUがメモ리카ードのプログラムをPCB上のフラッシュROMにコピーしていく。

【0019】図2は上記構成のPCBをファクシミリ装置に適用した実施形態の構成が示されている。図2に示されたファクシミリ装置は画像を読み取るためのスキャナ10、送信側のファクシミリ装置から送られた画像データを印字するプロッタ11、プログラムを実行し、PCB上に設けた各回路を制御するCPU4、CPUが使用する制御プログラムを記憶したフラッシュROM5、CPUのワークエリアであるRAM3、ファクシミリ送信を行うときの送信相手先の電話番号などを入力する操作部や、データを送信してきた相手先の電話番号等を表示する表示部により構成される表示操作部12、スキャナにより読み取った画像データを記憶する、または送信側から送られた画像データを記憶する画像メモリ13、送信する原稿の頁数、または受信した原稿の頁数を記憶するページメモリ14、画像メモリに記憶したデータの読み出し方向を変えて縦書きと横書きとの変換を行う縦横変換部15、CPUを介さずRAMへのデータの受け渡しを制御するDMA制御部16、送信するデータを符号化する符号化部と、受信した符号化データを復号化する復号部とからなる符号化復号化部17、送信相手、または受信相手との通信を制御する通信制御部18により構成される。

【0020】図3は上記ファクシミリ装置のプログラム書き込み部の構成を表すブロック図である。図3に示されたプログラム書き込み部はCPU4、フラッシュROM5、バージョン認識手段19、バージョン比較手段20、圧縮プログラム解凍手段21、プログラム書き込み手段22により構成される。尚、バージョン認識手段、バージョン比較手段、圧縮プログラム解凍手段、プログラム書き込み手段は何れもフラッシュROMに記憶したプログラムによりCPUが制御することに実現可能な手

段である。

【0021】圧縮プログラム解凍手段21は、画像メモリに圧縮された状態で記憶されたプログラムを解凍する手段である。バージョン認識手段19は、フラッシュROMのプログラムを書き換えるときに、書き換えるプログラムのバージョンを認識する手段である。またバージョン比較手段20はバージョン認識手段にて認識したフラッシュROM及びメモリカードのバージョンを比較して両者が一致しているか否かを判断する手段である。本実施形態は、メモリカードに記憶したプログラムをフラッシュROMに書き込む書き込み時間を短縮するため、まず、フラッシュROM及びメモリカードのアドレス領域からプログラムのバージョンを読み出し、前記バージョン認識手段にてメモリカード及びフラッシュROMに記憶したプログラムのバージョンを認識し、さらにバージョン比較手段にて前記各プログラムのバージョンを比較して、両プログラムのバージョンが一致しているか否かを判断する。そして両プログラムのバージョンが一致していなかった場合にだけ、メモリカードに記憶したプログラムのフラッシュROMへの書き換えを行う。

【0022】次に上記構成による処理動作について説明する。まず、第1の処理として、バージョン比較手段にてフラッシュROM及びメモリカードに記憶したプログラムのバージョンを比較し、バージョンが一致しなかったフラッシュROMだけのプログラムを書き換える処理について説明する。この処理は、バージョンが一致しなかったROMだけにプログラムを書き込むことにより無駄な書き込み時間を省くことを目的としている。図4はこの第1の処理における第1のフラッシュROM5aのメモリマップを表している。図4に示されるように第1のフラッシュROM5aにはプログラムの他に、そのプログラムのバージョン情報が記憶されている。また同様に第2のフラッシュROM5b及びメモリカードにも記録したプログラムのバージョン情報が記憶されている。メモリカードに記録したプログラムをフラッシュROMにダウンロードするためには、予めプログラムを記憶させた外部のメモリカードを外部コネクタを介してPCBと接続する。そしてメモリカードのプログラムをブート領域にしてPCB上のCPUを起動させ、CPUがメモリカードのバージョン情報とフラッシュROMのバージョン情報とを比較し、メモリカードのバージョン情報と異なるバージョン情報を記憶したフラッシュROMにだけ、メモリカードに記憶されたプログラムをコピーしていく。

【0023】次に上記の処理を図8に示されたフローチャートを用いて動作手順を追いながら説明する。まず、ステップS1にて、バージョン情報の比較を行う。各フラッシュROMのアドレス領域には、記憶したプログラムのバージョンを示す内容が格納されている。またメモリカードのアドレス領域にも記憶したプログラムのバージョン

ジョンの内容が記憶されている。CPU起動後、メモリカードに記憶したプログラムをフラッシュROMにダウンロードする際に、バージョン認識手段により各フラッシュROMに記憶したプログラムのバージョンとメモリカードのバージョンとを認識する。そして、バージョン比較手段によりメモリカードに記憶したプログラムのバージョンとフラッシュROMに記憶したプログラムのバージョンとを比較する。メモリカードに記憶したプログラムのバージョンとフラッシュROMに記憶したプログラムのバージョンとが一致した場合（ステップS2/YES）、CPUはメモリカードに記憶したプログラムのフラッシュROMへの書き込みは行わない。またメモリカードに記憶したプログラムのバージョンとフラッシュROMに記憶したプログラムのバージョンとが一致しなかった場合（ステップS2/NO）、CPUはメモリカードに記憶したプログラムをフラッシュROMに書き込み、ダウンロードする（ステップS3）。

【0024】上述のようにプログラムをメモリカード等の外部メモリからダウンロードするときにPCB上の各フラッシュROMのバージョンと外部メモリのバージョンとを比較して、バージョンの異なるフラッシュROMに対してのみプログラムの書き換えを行うので、フラッシュROMに記憶されているバージョンに応じて短時間でダウンロードすることができる。

【0025】次に第2の処理として、外部のメモリカードにプログラムを圧縮して記憶しておき、ダウンロードする際にこの圧縮されたプログラムを解凍しながらフラッシュROMに書き込む処理について説明する。この処理は小さな容量の外部メモリからでもダウンロードを可能とすることを目的としている。図5は、この第2の処理におけるメモリカードのメモリマップを表している。図5に示されるようにメモリカードにはCPUのブートプログラムとダウンロードプログラムと解凍プログラムとを非圧縮状態で記憶させている。また、その他のプログラムは圧縮した状態で記憶させている。図9のフローチャートを用いてメモリカードにこのような状態で記憶されたプログラムのフラッシュROMへのダウンロード手順について説明する。ステップS5にて、CPUはメモリカードのブートプログラムで起動した後に、メモリカード上のダウンロードプログラムと解凍プログラムを実行しながら圧縮されたプログラムを解凍してフラッシュROMに書き込んでいく。

【0026】上述のようにプログラムをメモリカード等の外部メモリに圧縮された状態からダウンロードすることができるので、PCB上のフラッシュROMよりも小さな容量の外部メモリからでもダウンロードすることができる。また外部メモリの記憶容量が少なくても良いので外部メモリに対するプログラム装置からの書き込み時間が少なく済む。

【0027】次に第3の処理として、1つのフラッシュ

ROMに別のフラッシュROMのプログラムを圧縮して記憶させ、最初の電源ON時にPCB上のCPUが圧縮されたプログラムを解凍して別のフラッシュROMに書き込む処理について説明する。この処理はROMライターからの書き込み手順を少なくすることを目的としている。図10に示されたフローチャートを用いて、第3の処理を動作手順を追いながら説明する。まず、ROMライターにブートプログラムを含む第1のフラッシュROMに書き込むプログラムを非圧縮の状態ロードする。さらにその空き領域に第2のフラッシュROMに書き込むプログラムを圧縮した状態でロードする。そしてROMライターは第1のフラッシュROMだけに対してプログラムを書き込む。図6のAはROMライターにより第1のフラッシュROMに書き込まれたプログラムの状態を表すメモリマップである。そしてPCBが初めて電源ON後にCPUが起動した場合(ステップS6/YES)、第1のフラッシュROMに圧縮された状態で記憶された第2のフラッシュROMのプログラムを解凍して、第2のフラッシュROMに書き込む。図6のBはこのようにして書き込まれた第1のフラッシュROM及び第2のフラッシュROMのメモリマップを表している。

【0028】上述のように、ROMライター等の外部プログラム装置からPCB上のフラッシュROMにプログラムを書き込むときに、1つのフラッシュROMに他のフラッシュROMに書き込むプログラムを圧縮して記憶させるので、1つのフラッシュROMに対してのみROMライターから書き込めばよい。そのためROMライターからの書き込み時間が短時間で済む。またプログラムを間違えて別のフラッシュROMに書き込んでしまうことを防ぐことができる。

【0029】次に第4の処理として、フラッシュROMの空き領域に別のフラッシュROMのプログラムを圧縮して記憶させ、プログラムが破壊された場合に破壊されていないフラッシュROMから圧縮されたプログラムを解凍して再度プログラムを破壊されたフラッシュROMに書き込む処理について説明する。この処理は、プログラムが破壊された場合に外部メモリを用いなくても容易にプログラムの書き込み直しを可能とすることを目的としている。図11のフローチャートを用いてこの動作を動作手順を追って説明する。まず、第1のフラッシュROM5aには、このROMに割り当てられたプログラムの他に、空き領域に第2のフラッシュROM5bが記憶するプログラムを圧縮して記憶させる。また第2のフラッシュROM5bにも、このROMに割り当てられたプログラムの他に、空き領域に第1のフラッシュROM5aが記憶するプログラムを圧縮して記憶させる。図7は、第1のフラッシュROM及び第2のフラッシュROMのメモリマップを表している。そして誤動作等によりどちらかのフラッシュROMのプログラムが破壊されてしまった場合、プログラムが破壊されていないほうのフ

ラッシュROMから圧縮された状態で記憶されたプログラムを解凍する。そして解凍したプログラムを破壊されたフラッシュROMに書き込む。

【0030】上述のように、誤動作等により一つのフラッシュROMのプログラムが破壊された場合でもフラッシュROMのプログラム内容を別のフラッシュROMの空き領域に圧縮して記憶してあり、解凍して再度プログラムを書き込むことができるので、容易にプログラムの復元を行うことができる。

【0031】

【発明の効果】以上の説明より明らかなように本発明によれば、接続手段によりプログラム及びプログラムのバージョンを示す情報とを記憶した外部記憶装置と接続されると、制御手段が、外部記憶装置に記憶されたプログラムのバージョンを示す情報と一致しないバージョンを示す情報を記憶した記憶手段に外部記憶装置に記憶されたプログラムを書き込むことにより、外部記憶装置に記憶されているバージョンに応じて短時間でプログラムをダウンロードすることができる。

【0032】また、接続手段により、ブート領域、ダウンロード実行プログラム領域及び解凍プログラム領域には非圧縮状態のプログラム、その他の領域には圧縮されたプログラムを記憶した外部記憶装置と接続されると、制御手段が、外部記憶装置に記憶されたブートプログラムにより起動し、さらに外部記憶装置に記憶されたダウンロード実行プログラム及び解凍プログラムとを実行させて、圧縮されたプログラムを解凍しながら記憶手段に書き込んで行くことにより、PCB上に設けられた記憶手段よりも小さな容量の外部記憶装置からでもプログラムをダウンロードすることができる。また、外部記憶装置の記憶容量が少なく済むのでPCB上に設けられた記憶手段へのプログラムの書き込み時間を短縮することができる。

【0033】また、外部書き込み装置から記憶手段にプログラムを書き込むときに、1つの記憶手段に他の記憶手段に書き込むプログラムを圧縮して書き込むので、外部書き込み装置からの書き込み時間を短縮することができる。またプログラムを間違えて別の記憶手段に記憶させてしまうことがなくなる。

【0034】また、少なくとも2以上の記憶手段が、それぞれの記憶手段に割り当てられたプログラムのほかに、他の記憶手段が記憶しているプログラムを圧縮した状態で記憶し、制御手段が、記憶手段に記憶したプログラムが破壊されると、破壊されたプログラムと同一のプログラムを圧縮した状態で記憶した記憶手段から圧縮した状態で記憶されたプログラムを解凍して取り出し、プログラムを破壊された記憶手段に解凍したプログラムを書き込むことにより、誤動作等により記憶手段に記憶したプログラムが破壊されても、外部記憶装置を用意することなく容易に破壊されたプログラムを復元させること



ができる。

【図面の簡単な説明】

【図1】本発明の電子装置、プログラム書き込みシステム及び方法の実施形態の構成を表すブロック図である。

【図2】図1に示されたPCBを適用したファクシミリ装置の構成を表すブロック図である。

【図3】プログラム書き込み部の構成を表すブロック図である。

【図4】第1の処理におけるメモリマップを表す図である。

【図5】第2の処理におけるメモリマップを表す図である。

【図6】第3の処理におけるメモリマップを表す図である。

【図7】第4の処理におけるメモリマップを表す図である。

\*

\*【図8】第1の処理を表すフローチャートである。

【図9】第2の処理を表すフローチャートである。

【図10】第3の処理を表すフローチャートである。

【図11】第4の処理を表すフローチャートである。

【符号の説明】

1 PCB

2 I/O

3 RAM

4 CPU

10 5a 第1のフラッシュROM

5b 第2のフラッシュROM

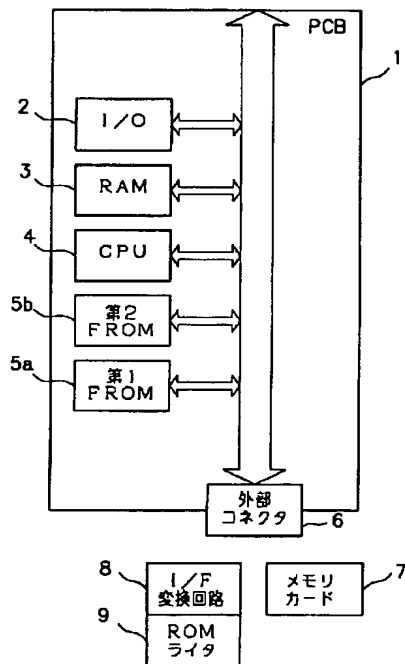
6 外部コネクタ

7 メモリカード

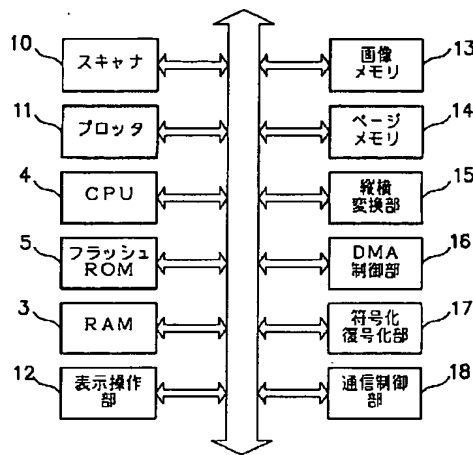
8 I/F変換回路

9 ROMライター

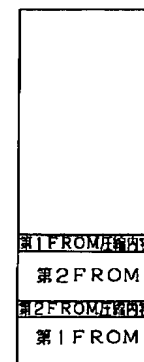
【図1】



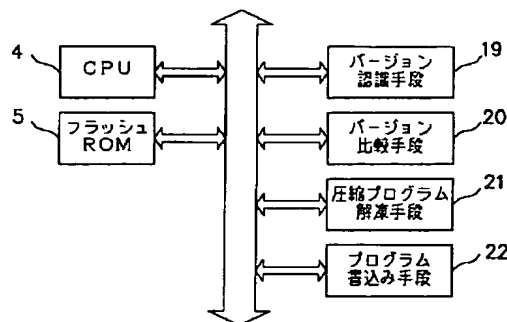
【図2】



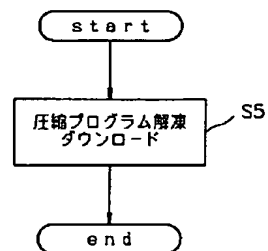
【図7】



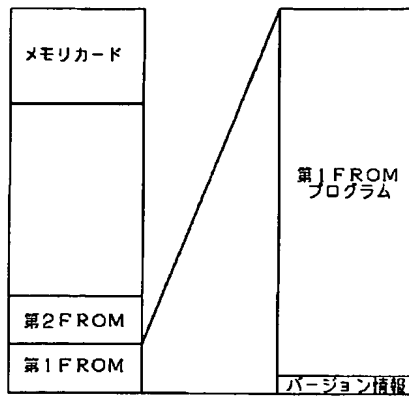
【図3】



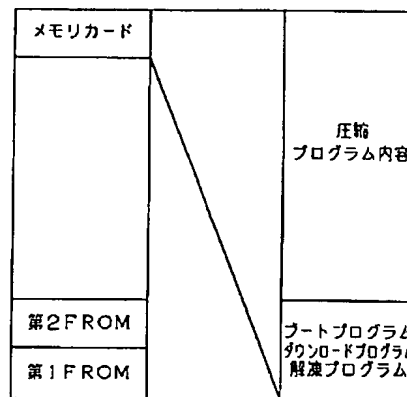
【図9】



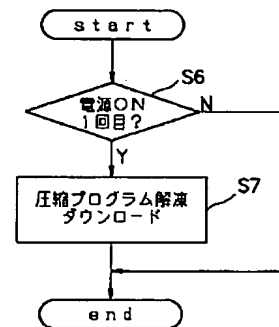
【図4】



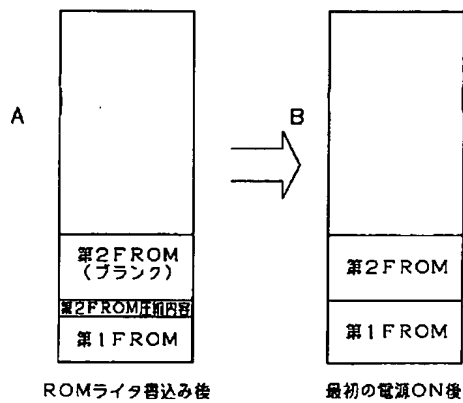
【図5】



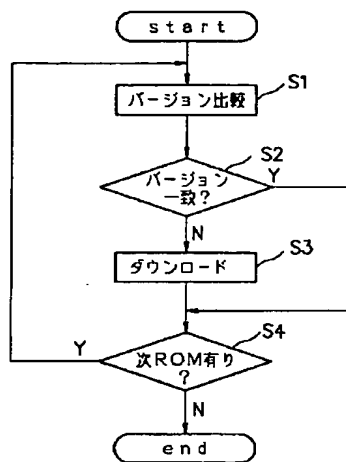
【図10】



【図6】



【図8】



【図11】

